

CMOS 이미지 센서의 암전류 측정에 관한 고찰

An study of dark current measurement on the CMOS image sensor

이광희, 노시윤, 주치선, 강승원, 임병현, 최치영

삼성전자

saint76kh.lee@samsung.com

Abstract

Among the features of CMOS Image Sensor Interior APS (Active Pixel Sensor), Dark current is the feature which tries to be optimized by design or by processing during the development stage.

To reduce the dark current, dose energy or density experiment and analysis of the processes is attempted or the amendment of the layout based on experienced modeling is attempted more than simulation analysis.

To reduce the dark current, the amendment of the layout which is based on experiential modeling or dose energy during the processing or the amendment of the density experiment and analysis is attempted but during this process we made progress with trial and error.

In these conditions when the features of dark current of the image sensor are evaluated, there are some errors which occurred and as a result if the direction of the design is incorrect, that condition will lead to the fatal loss of developmental costs and time.

So the accuracy of the dark current evaluation results is very important at the early image sensor development stage.

This paper examined details which can affect the dark current evaluation and also discussed contents of solutions for case studies.

I. 서론

이미지 센서의 평가 목적은 개발 단계에서 설계한 이미지 센서의 특성이 최종 양산 스펙을 만족하는지에 대한 판단을 할 수 있도록 평가 결과를 설계 및 공정 엔지니어에게 제공함으로써 이미지 센서의 특성을 개선 혹은 최적화할 수 있게 해주는 것이다. 그러므로, 이미지 센서를 평가하는 엔지니어가 이미지 센서 설계 또는 공정 변경에 따른 평가 결과의 경향을 파악하는 것은

이미지 센서의 개발 단계에서 매우 중요하다. [1]

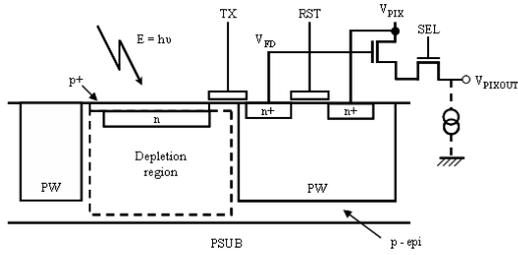
이미지 센서의 평가 항목에는 여러 가지가 있지만, 크게 포화신호(Saturation), 감도(Sensitivity), 암전류(Dark Current), 이미지 래그(Image Lag)로 나눌 수 있다. [2] CMOS 이미지 센서 내부 APS (Active Pixel Sensor)의 특성중에 개발 단계에서 설계 혹은 공정적으로 가장 많이 최적화를 시도하는 특성이 암전류(Dark Current)이다. 왜냐하면, 암전류 특성의 원인 자체가 실리콘에 존재하는 소수 캐리어(minority carrier) 즉, 실제적으로 의도하지 않은 전자에 의해 발생하기 때문에, 암전류가 완전 ZERO인 센서 특성은 물리적으로 불가능하며, 암전류 최소화를 위해 설계 혹은 공정적으로 최대한 최적화해야 하는 것이 현실이다. 또한, 암전류에 대한 시뮬레이션 모델을 설정하기 어렵기 때문에, 설계적인 시뮬레이션 데이터로 암전류 발생 메커니즘을 규명하는 것은 불가능하다. 그래서, 암전류를 개선하기 위하여 시뮬레이션 데이터에 대한 분석 보다는 경험적인 모델링에 입각하여 설계 Layout 변경이나, 공정상의 도우즈(dose) 에너지 혹은 농도 변경 실험을 시도하게 되고, 그 과정에서 많은 시행착오를 겪게 된다. 이러한 상황에서 이미지 센서의 암전류 특성을 평가할 때 오류가 발생하여 설계 개선 방향이 잘못 되었을 경우에는 개발 비용 및 시간의 치명적인 LOSS로 이어지게 되어있어, 암전류 평가 결과의 정확성은 초기 이미지 센서 개발 단계에 있어서 매우 중요하다고 할 수 있다.

본 논문에서는 이미지 센서의 암 전류 평가 결과에 영향을 줄 수 있는 사항에 대해서 알아보고 해결 방안 에 대해서 case study한 내용을 논의해 보고자 한다.

II. 본론

이미지 센서의 암전류 평가 방법에 대해서 설명하기 전에, 우선 포토 다이오드의 구조와 센서 동작 원리, 그리고, 센서의 셔터 동작 개념에 대한 대략적인 이해가 선행되어야 한다.

1. CMOS 이미지 센서의 구조 및 기본 동작 원리

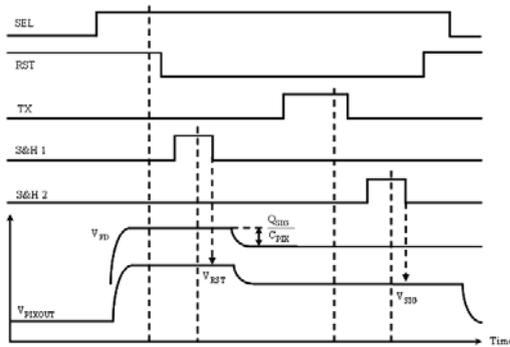


<그림 1> CMOS 이미지 센서의 포토 다이오드 구조

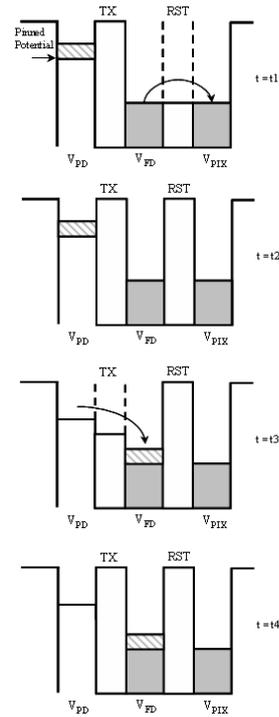
포토 다이오드에서 출력이 발생하는 원리는 아래와 같다. 외부에서 의도된 량의 빛이 포토 다이오드에 입사하게 되면, 그 빛 에너지가 <그림1>에 표현된 포토다이오드 내부 NPD 영역의 depletion region에 도달하게 되고, 그 빛 에너지에 의해 electron-hole pair가 발생하게 된다. depletion region에서 발생한 electron-hole pair중에 hole(정공)들은 접지 방향으로 모두 드레인 되고, electron(전자)들은 NPD 영역에서 가장 높은 포텐셜 에너지 대역으로 모여들게 된다. 다음으로, 포토 다이오드에 모인 전자들을 readout하기 위한 아날로그 회로 동작이 수행된다. 먼저, SEL신호가 High가 되어 readout 대상인 1번째 수평 라인이 선택되었다고 가정한다. 포토 다이오드의 출력 readout 동작 순서는 하기와 같이 4가지로 나눌 수 있다.

- 1) $t=t_1$: V_{FD} node 리셋
- 2) $t=t_2$: 리셋 레벨 (V_{RST}) readout
- 3) $t=t_3$: 포토 다이오드 출력을 V_{FD} node로 transfer
- 4) $t=t_4$: 시그널 레벨 (V_{SIG}) readout

상기 4가지 구간에서의 동작이 완료되면 V_{PIXOUT} 단자에 포토 다이오드 신호가 전압 형태로 출력된다.



<그림 2> CMOS 이미지 센서의 동작에 필요한 1H Timing Diagram



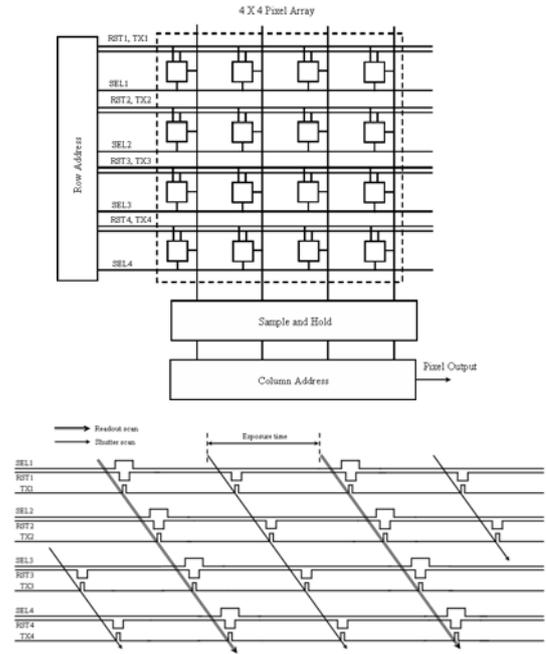
<그림 3> 포텐셜 레벨 변화에 따른 신호 전자 이동

<그림 2>와 같이 4가지 timing 구간을 묶어서 표현한 것을 1H timing diagram이라고 한다. <그림 3>은 상기 4가지 동작 구간에 대한 각각의 신호 전자들의 흐름을 포텐셜 레벨 관점에서 표현한 자료이다. 포토 다이오드에서 발생한 전자 신호가 최종적으로는 V_{FD} 단자에 모여들게 되고, 모여든 전자량만큼 포텐셜이 변화하면서 V_{FD} 단자의 전압이 변화하게 되며, V_{FD} 단자 전압 변화가 SF(Source Follower) 증폭기를 거쳐 V_{PIXOUT} 단자에 전압 형태로 출력되게 된다. 이러한 1H timing이 2차원 형태의 포토 다이오드 어레이의 수직 갯수 만큼 실행하게 되면, 2차원 형태의 전체 포토 다이오드 신호가 전압 형태로 출력되고, 그 출력 들에 대해서 적절히 CDS (Correlated Double Sampling)와 ADC (Analog to Digital Converter)의 신호처리를 진행하면 1개의 완전한 화상 데이터(프레임)가 완성된다. 이러한 동작을 계속 반복적으로 수행하게 되면, 동영상 화면을 얻을 수 있고, 1번만 실행하면 정지화상도 얻을 수 있다. [3]

2. CMOS 이미지 센서의 셔터 동작 개념

CMOS 이미지 센서에서 포토 다이오드의 신호 축적 시간(expose time)을 조절하기 위해서는 셔터 동작을 구현해야 한다. 이를 구현하는 방법에는 외부의 기계장치에 의해서 축적 시간을 조절하는 Mechanical 셔터 방식과 이미지 센서의 포토 다이오드 출력에 대한

readout 동작 timing 신호에 축적 시간을 조절할 수 있도록 셔터 timing 신호를 추가하는 Electrical 셔터 방식이 있다. Mechanical 셔터 방식의 경우 양산을 목적으로 하는 ATE에서는 구현하기 어렵기 때문에, 비교적 쉽게 구현이 가능한 Electrical 셔터 방식을 많이 사용하고 있다. CMOS 이미지 센서에서 가장 많이 채용하는 Electrical 셔터 방식을 다른 말로, Rolling 셔터 방식이라고도 부르는데, 그 동작 방식은 아래와 같다. 대부분 포토 다이오드의 전자 신호를 readout하기 위하여 입력되는 TX High 신호 전에 의도한 포토 다이오드의 신호 축적 시간 만큼 먼저 STX High 신호가 입력되어야 한다. (동일 시점에서의 RST 신호는 High 상태이어야 한다.) 이때, 포토 다이오드 내에서 생성된 전자 신호들은 RST 신호를 게이트 단자로 갖는 MOS 트랜지스터의 Channel 영역을 거쳐 V_{PIX} 단자로 모두 드레인 되므로, 최종적으로 포토 다이오드 내부 NPD 영역에서의 신호 전자들은 완전히 제거된 상태가 된다. 이 시점 이후부터 포토 다이오드는 앞에서 설명한 메커니즘 대로 전자를 축적하게 되고, 그 축적이 종료 되는 시점은 TX High 신호가 입력되는 순간이 된다. 즉, Rolling 셔터 방식에서 포토 다이오드 신호 축적 시간은 STX High 신호가 종료된 시점부터 동일 포토 다이오드의 신호를 readout하기 위하여 TX High 신호가 시작되는 시점까지의 시간차이다. 그러므로, STX High 신호의 시점이 변경 가능하다면, 해당 CMOS 이미지 센서의 축적 시간도 변경 가능하게 되는 것이다. <그림 4>는 4 X 4 pixel array를 갖는 이미지 센서에 대한 회로 구조와 앞에서 설명한 Rolling 셔터 방식에 대한 timing diagram이다. [4]



<그림 4> CMOS 이미지 센서의 Pixel readout 회로와 Rolling 셔터 Timing Diagram

3. CMOS 이미지 센서의 암전류 특성

포토 다이오드에서의 암전류의 량 (N_{dark})은 외부 빛을 완전히 차단한 상태에서 일정한 시간 (t_{INT}) 동안 포토 다이오드에 축적되는 전자 신호의 량으로 표현할 수 있다. 이를 수식으로 나타내면 <식 1>과 같다.

$$N_{dark} = \frac{Q_{dark}}{q} = \frac{I_{dark} \cdot t_{INT}}{q} \quad \text{<식 1>}$$

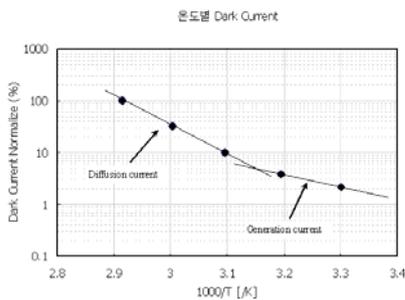
이 수식을 암전류 (I_{dark})로 표현하면, 암전류 (I_{dark})는

일정한 시간 (t_{INT}) 동안 전하량의 변화로 나타낼 수 있으며, 최종적으로 암전류 전하량의 변화가 포토 다이오드의 전위차를 변화시키므로, 포토 다이오드 출력전위차에 비례한다. 이때, 암전류의 단위는 mV/sec 가 된다.

$$I_{dark} = \frac{N_{dark} \cdot q}{t_{INT}} \propto \frac{V_{dark}}{t_{INT}} \quad \text{<식 2>}$$

이상적인 포토 다이오드의 암전류 특성은 0 mV/sec 이어야 하겠지만, 실리콘에 존재하는 소수 캐리어 즉, 설계적으로 의도하지 않은 전자에 의해 암전류가 발생

하기 때문에, 암전류가 완전 ZERO인 센서 특성은 물리적으로 불가능하다. 또한, 온도가 증가함에 따라 실리콘 상의 소수 캐리어 발생 확률(thermally generated charge)이 증가함에 따라 암전류도 증가하게 된다. <그림 5> 그래프는 온도 증가에 따른 CMOS 이미지 센서에서의 암전류 증가 경향을 나타낸다. 그래프를 보면 온도 50도 부근에서 암전류가 급격하게 증가하므로, 암전류를 평가할 때, 온도 조건이 매우 중요함을 알 수 있다. [5] 그러므로, 반도체 공정상 암전류는 어느 정도 항상 존재할 수 밖에 없으며, 개발 단계에서 암전류 특성을 충분히 최적화 하지 못하면, 이미지 센서의 다이내믹 레인지 (Dynamic range) 특성이 열화되고, 화질이 나빠지게 된다. 암전류 특성을 최대한 최적화 하기 위해서 이미지 센서 개발 단계에서 수많은 설계 및 공정 실험을 진행할 필요가 있기 때문에, 암전류에 대한 평가가 반복적으로 이루어 지게 된다. 이러한 상황에서 암전류 평가 결과에 오류가 발생하게 되면 많은 치명적인 LOSS가 발생하게 되므로, 이미지 센서 암전류 평가의 정확성은 초기 개발단계에서 매우 중요한 요소가 된다.



<그림 5> 온도별 암전류 특성 그래프

4. CMOS 이미지 센서의 암전류 평가 방법

암전류 특성의 평가 방법은 앞서 언급한 <식 1>의 내용을 기초로 설명할 수 있겠다. 즉, 암전류 특성은 완전히 빛이 차단된 환경에서 포토 다이오드의 축적 시간 변화에 따른 출력의 차이값을 계산하여 평가할 수 있다. 참고자료에서 기술하고 있는 암전류 평가 순서를 정리하면 아래와 같다. [6]

- 1) 외부 빛을 완전히 차단하고 평가 환경의 온도 Setting
- 2) 이미지 센서의 각각 다른 두 가지 축적 시간에 대한 이미지 데이터 확보
- 3) 확보한 이미지 데이터들의 평균값을 구하여 각각의 축적 시간에 대한 평균값의 차이를 확보
- 4) 3)에서 확보한 평균값의 차이를 축적 시간 차이

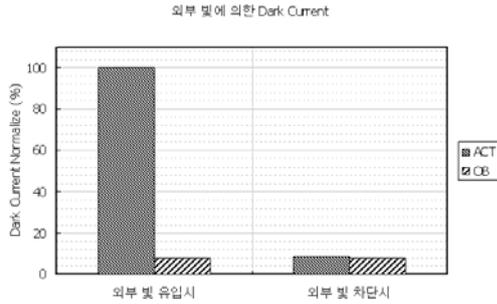
로 나눈 후 적절한 단위로 환산

여기까지, 포토 다이오드의 기본적인 동작 원리와 암전류의 개념 및 평가 방법에 대해서 알아 보았다. 다음에서는, 앞에서 설명한 순서대로 암전류를 평가할 때, 암전류 특성 평가 결과에 영향을 미칠 수 있는 사항에 대해서 정리하고, 해결 방안에 대해서도 논의한다.

5. 암전류 특성 평가 결과에 영향을 미칠 수 있는 사항

1) 미세한 외부 빛에 의한 영향

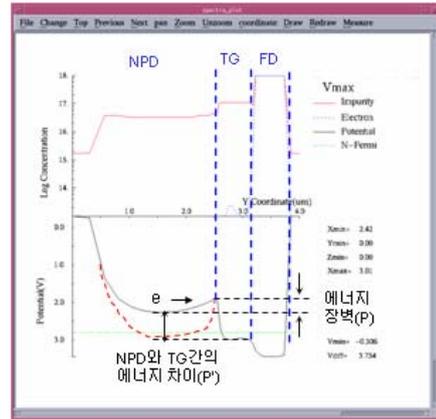
이미지 센서의 암전류를 측정하기 전에 외부의 빛이 완전히 차단되었는지 확인하기 위해서 일반적으로 조도계를 사용한다. 고감도 이미지 센서에 대해서 암전류를 측정할 때에는 미세한 크기의 빛까지 감지될 수 있으므로, 미세한 크기의 빛이 이미지 센서에 입력되는지 반드시 확인해야 하며, 그때, 사용하는 조도계의 감도 성능이 아주 중요하게 된다. 그러나, 일반적인 조도계 자체가 폭넓은 조도 범위에 대해서 계측이 가능하도록 설계되었기 때문에, 아주 미세한 빛이 입력되는 상황에서 정확한 빛의 량을 측정하기가 매우 어렵다. 그러므로, 조도계의 측정 결과만으로 측정 환경이 완전한 암(暗) 조건인지 판단하기 힘들다. 이러한 상황에서 고감도 이미지 센서의 암전류를 측정할 때에는 이미지 센서의 Active 영역과 OB (Optical Black) 영역에 대해서 암전류를 각각 측정하여 비교해 보는 실험이 필요하다. 이때, 온도 조건은 상온이어야 한다. 왜냐하면 온도에 따른 암전류 증가 현상을 억제해야만, Active 영역과 OB 영역과의 암전류 평가 결과의 차이로 미세한 빛이 외부로부터 유입되는지 판단하기 쉽기 때문이다. 참고로, 일반적인 경우에 상온에서의 Active 영역과 OB 영역에서의 암전류 수준은 거의 같아야 한다. <그림 6>은 외부 빛의 유입 유무에 따른 이미지 센서의 Active 영역과 OB 영역에서의 암전류 특성값을 정규화(Normalize)하여 표현한 그래프이다. 외부 빛이 유입되었을 때, Active 영역에서의 암전류 특성값이 OB 영역에서의 암전류 특성값보다 크게 나타나는 것을 알 수 있다.



<그림 6> 외부 빛에 의한 Active 영역과 OB 영역에서의 암전류 특성 유의차 평가 결과

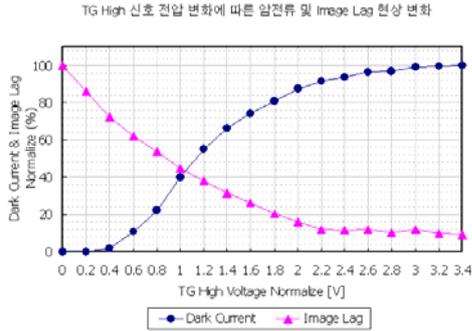
2) 포토 다이오드 공정 조건 변경에 의한 영향

CMOS 이미지 센서를 개발할 때, 암전류를 개선하기 위하여 여러가지 공정 조건 변경 실험을 진행하게 된다. 암전류 최적화를 위해 공정 조건 변경을 시도하는 주요 영역은 포토 다이오드의 실리콘 표면과 NPD Depletion 영역 하부, TG(Transfer Gate)의 Channel 영역 하부 등이고, 주로 변경을 시도하는 공정 조건은 이온주입 공정에서의 도우즈 량과 이온주입 에너지이다. 이때 발생할 수 있는 부효과가 Image Lag 현상이다. CMOS 이미지 센서에서 Image Lag 현상의 원인은 포토 다이오드의 신호 전자들을 readout할 때, TG Channel 영역에서의 포텐셜 레벨과, NPD 영역에서의 포텐셜 레벨 사이에 미세한 에너지 장벽(P)이 발생하기 때문이며, 이로 인하여, 포토 다이오드에서 발생한 신호를 readout하기 위하여 TG 전압을 High상태로 전환하였을 때, NPD 영역에서 발생한 신호 전자중에 일부가 FD 영역으로 완전히 전송되지 못하고 NPD 영역에 그대로 남아있게 된다. 이때 남아있던 전자 신호들은 다음 시점에서 TG 전압이 High상태로 전환되었을 때, FD 영역으로 전송된다. 결과적으로는, Image Lag 현상이 심해지면, 화상 데이터 상에서의 잔상 현상이 심해지게 된다. <그림 7>은 암전류를 개선하기 위하여 적용한 공정 조건에 의하여 Image Lag가 발생하였을 때, 포토 다이오드의 각 영역별 포텐셜 레벨에 대한 시뮬레이션 결과이다.



<그림 7> 포토 다이오드의 포텐셜 레벨에 대한 시뮬레이션 결과

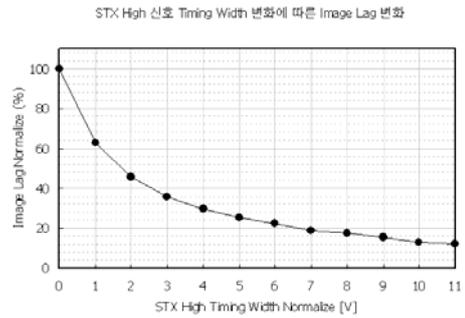
공정 조건 변경으로 Image Lag 현상이 심해지면, 앞에서 언급한 암전류 평가 결과값이 달라지게 된다. 암전류 평가 결과값이 달라지는 이유는 완전한 암(暗) 조건에서 축적된 암전류 신호를 readout하기 위하여 TG 전압을 High 상태로 전환하여도, 비교적 작은 암전류 신호가 TG Channel 영역에서의 포텐셜 레벨과, NPD 영역에서의 포텐셜 레벨 사이에 미세한 에너지 장벽(P)의 영향으로 FD 영역으로 넘어가지 못하고, NPD 영역에 그대로 남아있게 된다. 그러므로, 암전류 평가 결과값은 예상 결과값 대비 작게 측정될 수 있다. 또한, ATE 환경에서 암전류 측정 전에 인가된 빛에 의해서 반응한 출력이 Image Lag에 의해서 포토 다이오드에 그대로 남아있다가, 암전류를 측정하는 항목에서 출력되어, 이미지 센서의 Active 영역과 OB 영역과의 암전류 측정 결과값의 유의차가 발생할 수 있으며, 그 현상은 앞에서 언급한 외부 빛에 의한 영향과 같이 Active 영역에서의 암전류 평가 결과값이 OB 영역보다 크게 나타날 수도 있다. <그림 8>은 Image Lag 현상이 암전류 평가 결과에 얼마나 영향을 미치는가를 확인하기 위하여 TG High 신호의 전압을 변경하면서 암전류와 Image Lag 특성을 평가한 결과이다. TG High 신호의 전압을 높게 되면, TG Channel 영역에서의 포텐셜 레벨과, NPD 영역에서의 포텐셜 레벨 사이에 미세한 에너지 장벽(P)은 낮아지게 되고, 그에 따라 Image Lag 현상이 작아지게 되면서, 암전류 측정 결과값이 Image Lag 현상의 영향을 덜 받게 되므로, Image Lag 현상의 영향이 감소하는 만큼 NPD 영역에 존재하던 암전류에 의한 전자들이 출력됨에 따라 암전류 평가 결과값이 증가하는 것을 알 수 있다.



<그림 8> TG High 신호 전압 변경에 따른 암전류와 Image Lag 특성 검토 결과 그래프

3) STX High Timing Width 변경에 따른 영향

특정 이미지 센서는 구조적으로, Image Lag 특성이 좋지 않은 경우가 있다. 이를 개선하기 위해서는 상당히 많은 공정 조건 변경을 통한 실험이 필요하게 되는데, 공정 조건 변경을 통한 해결이 불가할 경우에는 설계적인 변경을 통하여 해결해야 하는 경우도 있다. 첫 번째 방법은 앞에서 언급한 TG High 전압을 높이는 것이다. 하지만, 이 방법은 Chip 외부에 공급하는 전압 규격을 변경하거나, 전압 공급장치 회로의 변경과 공정 조건의 변경이 필요하기 때문에, 일반적인 반도체 회사에서는 TG High 전압 상승을 통한 Image Lag 특성 개선 방법을 쉽게 적용하지 못한다. 두 번째 방법은 Rolling Shutter Timing 중에서 STX High Timing Width를 증가시키는 것이다. 이 방법은 Rolling Shutter 구간에서의 포토 다이오드의 출력을 readout 하기 위한 TX High Timing Width는 그대로 유지하고, 셔터 동작을 위한 STX High Timing Width를 적정 수준으로 증가시켜주면, 첫 번째 readout 동작에서 FD 영역으로 전송되지 못한 전자 신호들이 STX High 신호에 의해서 모두 리셋되므로, Image Lag 현상 때문에 전송되지 못했던 전자들은 FD 영역으로 전송되지 못하게 된다. 결과적으로, Image Lag 현상이 STX High 신호에 의해서 감소하게 되는 것이다. 이때 최적의 STX High Timing Width의 길이는 Image Lag 현상에 의해 첫 번째 readout 동작에서 FD 영역으로 전송되지 못한 전자 신호들을 바로 다음 STX High 신호가 완전히 리셋할 수 있도록 설정되어야 한다. <그림 9>는 STX High Timing Width 증가에 따른 Image Lag 특성의 경향을 평가한 결과이다. STX High Timing Width 증가에 따라 Image Lag 특성이 감소함을 확인할 수 있다.



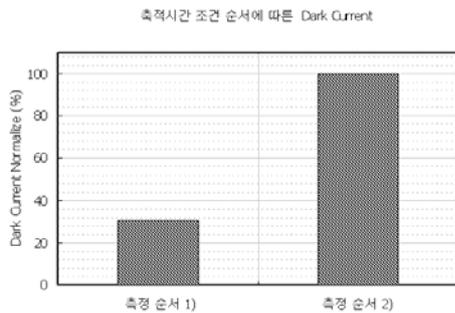
<그림 9> STX High Timing Width 증가에 따른 Image Lag 특성 검토 결과 그래프

이 방법의 단점은 공정상의 산포로 인하여, Image Lag 특성 수준이 변화하게 되면, 그에 따른 부효과가 발생할 수 있다는 것이다. STX High Timing Width를 특정 Image Lag 특성 수준에 맞추어 Fix한 상태에서 Image Lag 특성 수준이 공정 산포에 의해서 기존 대비 작아지는 경우에는 Image Lag 변화량 만큼 NPD 영역쪽의 전자가 과도하게 리셋되는 문제가 발생하게 된다. 이러한 상황이 발생했을 때, NPD 영역에서의 포텐셜 레벨의 변화를 <그림 7>에서 붉은색 점선으로 나타냈다. NPD 영역과 TG 영역간의 포텐셜 에너지 차이(P')가 발생한 상황에서 암전류를 측정할 때에는 포토 다이오드에서 발생한 전자 신호중 일부가 NPD 영역과 TG 영역간의 포텐셜 에너지 차이(P')를 채운 다음 나머지 전자 신호만이 FD 영역으로 전송되어 출력값으로 기여하기 때문에, 암전류 평가 결과값이 작게 측정되는 상황이 발생할 수 있다. 이 현상을 완전히 개선하기 위해서는 STX High 신호를 완전히 제거하고, 암전류를 측정하면 된다. 하지만, 이 방법을 사용하게 되면, 측정 시간이 화상 데이터 1개 프레임이 완성할 때까지 걸리는 시간 단위로 적용되어야 하기 때문에, 평가 시간이 증가하는 부효과가 발생하게 된다. 또한, NPD 영역과 TG 영역간의 포텐셜 에너지 차이(P')가 발생한 상황에서 암전류를 측정할 때 측정 시간 조건 적용의 순서에 따른 유의차도 발생할 수 있다. 앞에서 언급한 암전류 측정 순서에 관한 내용에서 각각의 측정 시간에 대한 이미지 데이터를 확보한다고만 하였는데, 이때, 측정 시간 길이에 따른 측정 순서는 2가지가 존재할 수 있다.

- 1) 짧은 측정시간 측정후 긴 측정 시간 측정
- 2) 긴 측정시간 측정후 짧은 측정시간 측정

정상적인 상황에서는 상기 2가지 조건에서의 암전류 평가 결과값이 동일하겠지만, NPD 영역과 TG 영역간

의 포텐셜 에너지 차이(P')가 발생한 상황에서는 1)의 순서대로 평가한 암전류 결과값이 2)의 순서대로 평가한 암전류 결과값보다 작게 나타날 수 있다. 왜냐하면, 1)의 경우에는 짧은 축적시간을 먼저 측정하기 때문에, 그 순간에서 <그림 7>에서의 NPD 영역과 TG 영역간의 포텐셜 에너지 차이(P')가 발생하게 되고, 이 포텐셜 에너지 차이가 긴 축적시간 조건에서 출력을 측정할 때, 영향을 주게 되어, 암전류 평가 결과값 자체가 작아지게 될 가능성이 높아지게 되는 것이다. 하지만, 2)의 경우에는 일단, 포토 다이오드가 암전류를 측정하기 전에 어느 정도 전자를 충분히 축적하고 있었기 때문에, 긴 축적시간 조건에서 출력을 측정할 때, NPD 영역과 TG 영역간의 포텐셜 에너지 차이(P')가 작아 지게 되어, 정상적인 암전류 평가 결과값을 확보할 수 있다. <그림 10>은 STX High 신호로 Image Lag값을 감소시킨 포토 다이오드에 대한 상기 2가지 측정 순서에 따른 암전류 평가 결과값을 비교한 그래프이다.



<그림 10> 축적 시간 조건 순서에 따른 암전류 평가 결과 차이

STX High 신호로 Image Lag값을 감소시킨 포토 다이오드에서는 2가지 측정 순서에 따른 암전류 평가 결과값이 다르며, 특히 1) 조건일때, 암전류 평가 결과값 대비 2) 조건일때, 암전류 평가 결과값이 크게 증가한다.

III. 결론

본 논문에서는 암전류 특성 평가 결과에 영향을 미칠 수 있는 3가지 사항에 대해서 논의하여 보았고, 각각의 사항에 대해서 발생 메커니즘에 대한 설명과 간단한 문제 해결 방안까지 살펴 보았다. 이 밖에도 여러가지 다른 이유에 의해서 암전류 평가 결과값이 달라질 수 있으므로, 지속적으로 포토 다이오드 특성과 연계한 메커니즘을 연구할 필요가 있으며, 그 결과에 따라 본 논문의 내용이 계속적으로 보완되어야 하겠다.

참고문헌

[1] Toyokazu Mizoguchi, "IMAGE SENSOR and SIGNAL PROCESSING for DIGITAL STILL CMERAS", Taylor & Francis Group, 2006년, p. 180

[2] Yonemoto, "CCD/CMOS 이미지 센서의 기초와 응용", Japan, 2003년, 4장

[3] Isao Takayanagi, "IMAGE SENSOR and SIGNAL PROCESSING for DIGITAL STILL CMERAS", Taylor & Francis Group, 2006년, p. 157

[4] Isao Takayanagi, "IMAGE SENSOR and SIGNAL PROCESSING for DIGITAL STILL CMERAS", Taylor & Francis Group, 2006년, p. 151-152

[5] Junichi Nakamura, "IMAGE SENSOR and SIGNAL PROCESSING for DIGITAL STILL CMERAS", Taylor & Francis Group, 2006년, p. 68-72

[6] Toyokazu Mizoguchi, "IMAGE SENSOR and SIGNAL PROCESSING for DIGITAL STILL CMERAS", Taylor & Francis Group, 2006년, p. 195